

Organização de computadores

Prof. Jean Galdino

Módulo de E/S

- Se não tivermos como colocar dados nos computadores de que eles servirão?
- Os barramentos fornecem um meio de mover os dados de dentro para fora do sistema.
- Os módulos de entrada e saída cuidam do monitoramento dos dados entre a memória principal e a interface de um dispositivo em particular.
- As interfaces tratam dos detalhes afim de assegurar que os dispositivos estejam prontos para o próximo lote de dados que está vindo do periférico.


Módulo de E/S

- Dispositivos que lidam com grandes quantidades de blocos de memória trabalham com buffer
 - Mais velocidade
 - Dispositivos mecânicos
- Módulos dedicados de entrada e saída servem como interfaces entre UCP e E/S
 - Controle de ações dos dispositivos
 - Colocar dados nos buffers
 - Fazer detecção de erros
 - Comunicar-se com a UCP

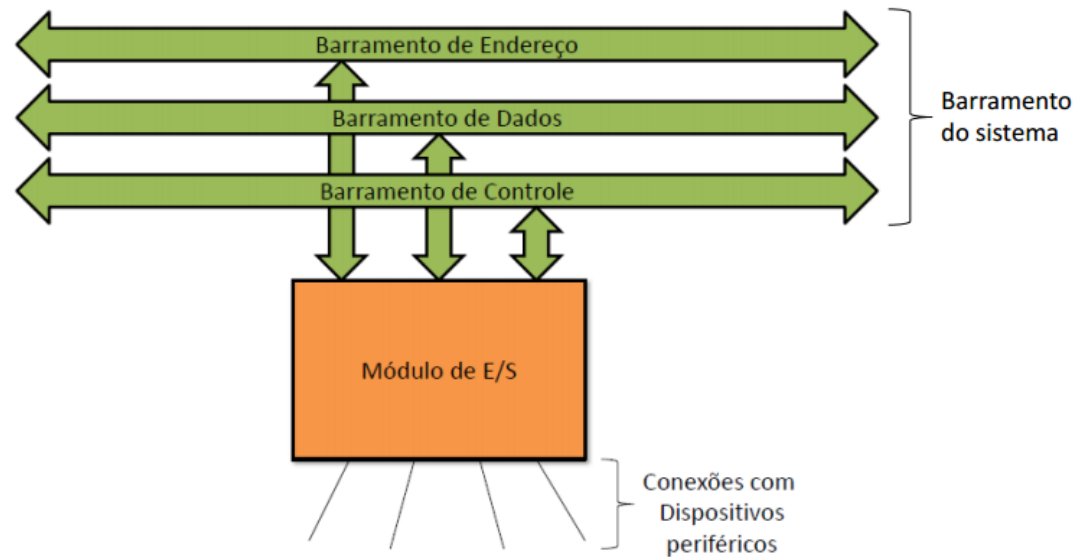
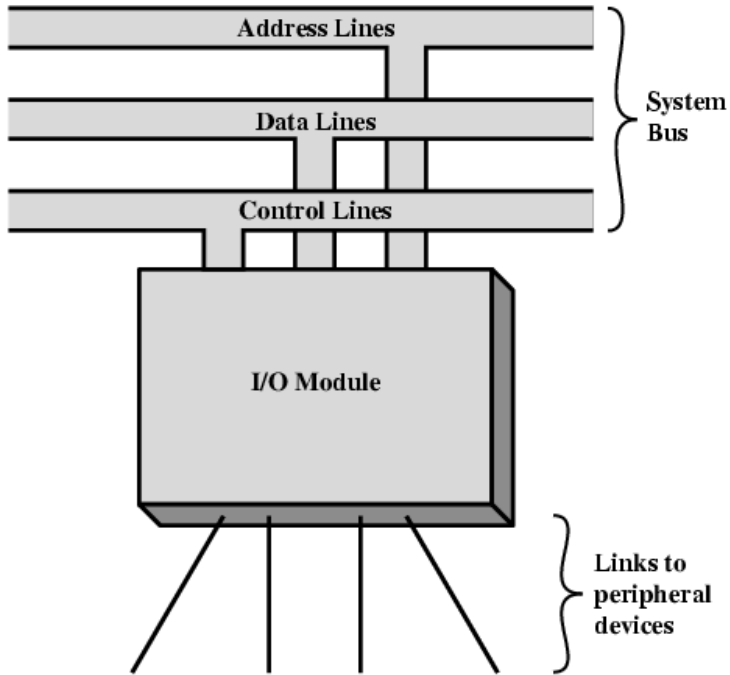
Problemas com Entrada e Saída

- Por que não conectar os periféricos diretamente ao barramento do sistema?
 - Diferentes periféricos possuem diferentes métodos para realizar a leitura e escrita
 - O tempo de transferência dos periféricos é normalmente menor que o da memória e UCP
 - Os dados utilizados nos periféricos possuem normalmente tamanhos e formatos diferentes
- Necessidade de módulos de Entrada/Saída
 - Não são simples conectores, possuem “inteligência”
 - Interface para UCP e memória
 - Interface para um ou mais periféricos

Sistema de computação

- Além do processador e da memória, o sistema de computação possui os módulos de entrada e saída (E/S).
- A arquitetura de E/S do sistema de computação é a sua interface com o mundo exterior.  Oferece um meio sistemático de controlar a interação com o mundo exterior.
- Fornece ao sistema operacional as informações de que precisa para gerenciar a atividade de E/S de modo eficaz.
- Cada módulo de E/S se conecta ao barramento ou comutador central e controla um ou mais periféricos.
- Um módulo de E/S contém uma lógica para realizar uma função de comunicação entre o periférico e o barramento.

Modelo Genérico de um Módulo de E/S



Módulo genérico de um dispositivo de E/S

Dispositivos Externos

- Legíveis ao ser humano: adequados para a comunicação com usuários
 - Monitor, impressora, teclado
- Legíveis à máquina: adequados para a comunicação com equipamentos
 - Disco magnético e fita
 - Sensores e atuadores
- Comunicação: adequados para a comunicação com dispositivos remotos
 - Modem
 - Placa de interface de rede

Diagrama em blocos de dispositivo externo

Funções de controle:

- Enviar dado para o módulo E/S
- Aceitar dado do módulo E/S
- Enviar status
- Fazer alguma função de controle, como posicionar a cabeça do disco

Status

- Indica o estado do dispositivo (ex: disponível, não disponível)

Buffer:

- Armazena os dados sendo transferidos (8 a 16 bits)

Transduces:

- Converte energia em informação

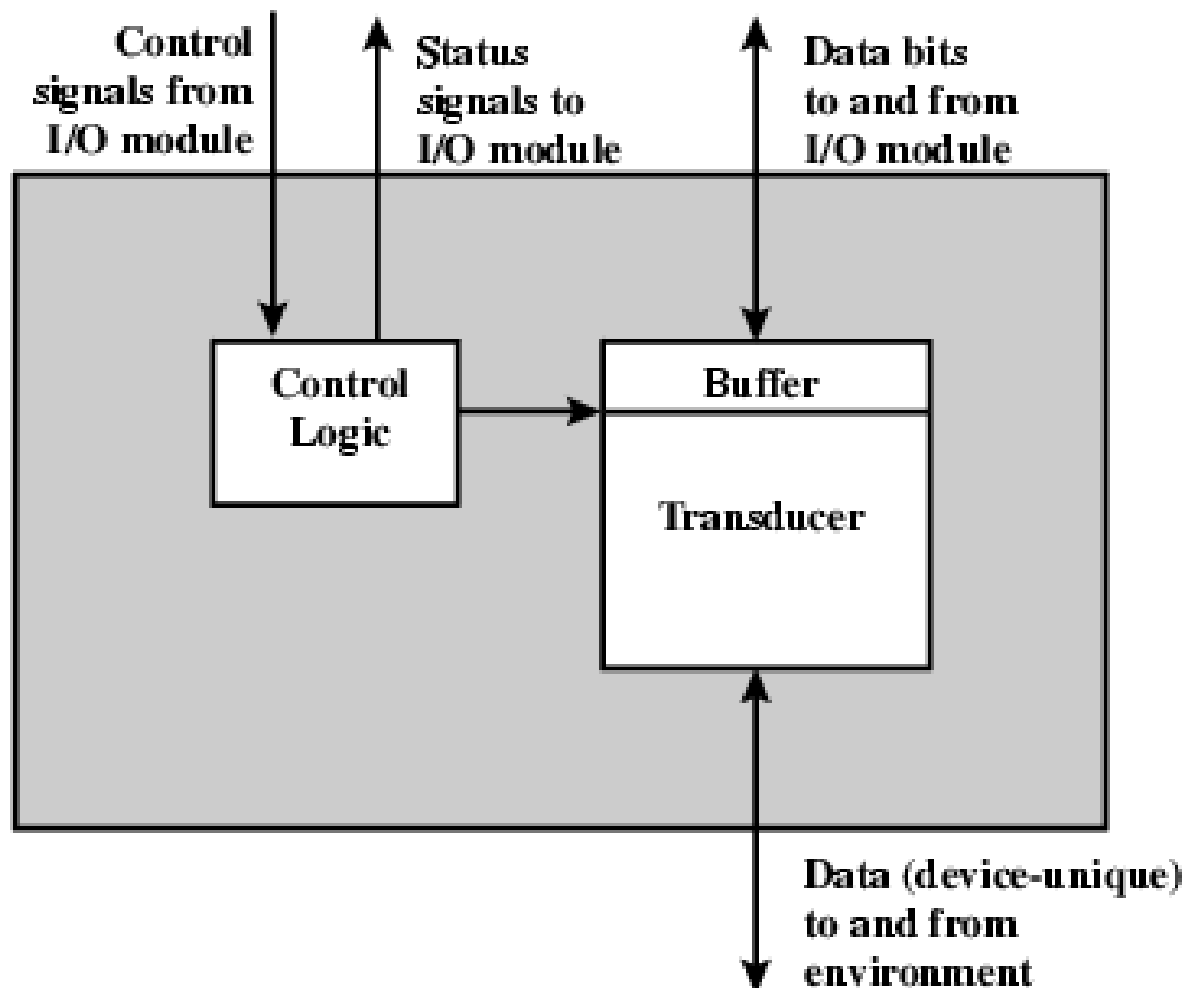
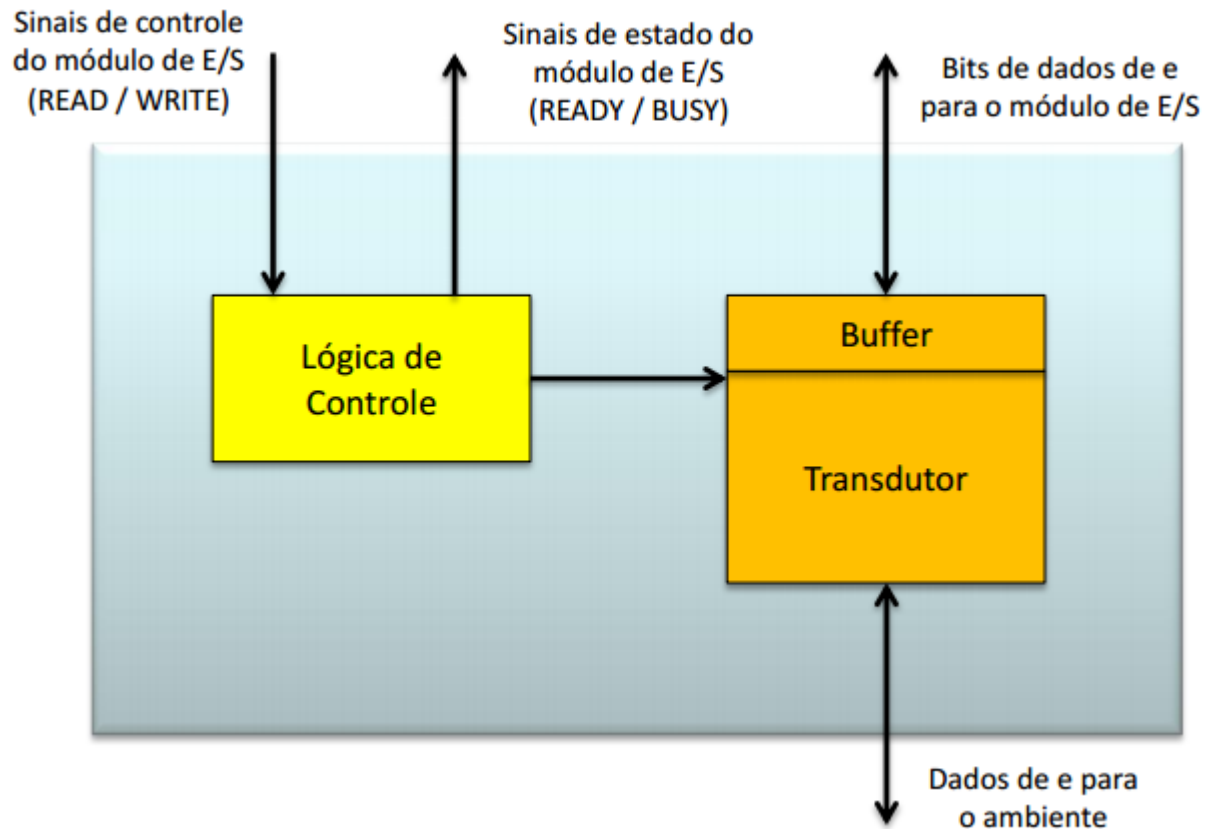


Diagrama em blocos de dispositivo externo



Funções do Módulo de E/S

- Controle & Temporização
 - Controle dos diferentes dispositivos
- Comunicação com UCP
 - Envio de dados e informação sobre estado
- Comunicação com dispositivo
 - Envio de dados e informação sobre estado
- Bufferização de dados
 - Taxa de transferência da UCP/memória é maior que a taxa dos dispositivos
- Detecção de erros
 - Erros mecânicos de mal funcionamento do dispositivo,
 - Alterações no padrão de bits transmitidos por um dispositivo para o módulo de E/S, o Bit de paridade

Exemplo de controle de temporização

- O processador interroga o módulo de E/S para verificar o estado do dispositivo.
- O módulo retorna o estado do dispositivo.
- Se o dispositivo estiver em operação e pronto para transmitir dados, o processador requisitará a transferência enviando um comando para o módulo de E/S.
- O módulo de E/S obtém uma unidade de dados (p.ex., 8 ou 16 bits) do dispositivo.
- Os dados são transferidos do módulo de E/S para o processador .

Operação de E/S entre a UCP e o dispositivo

- UCP solicita estado do dispositivo para módulo de E/S
- Módulo de E/S retorna estado
- Caso dispositivo esteja pronto, UCP solicita transferência de dados
- Módulo de E/S obtém dados do dispositivo
- Módulo de E/S transfere dados para UCP

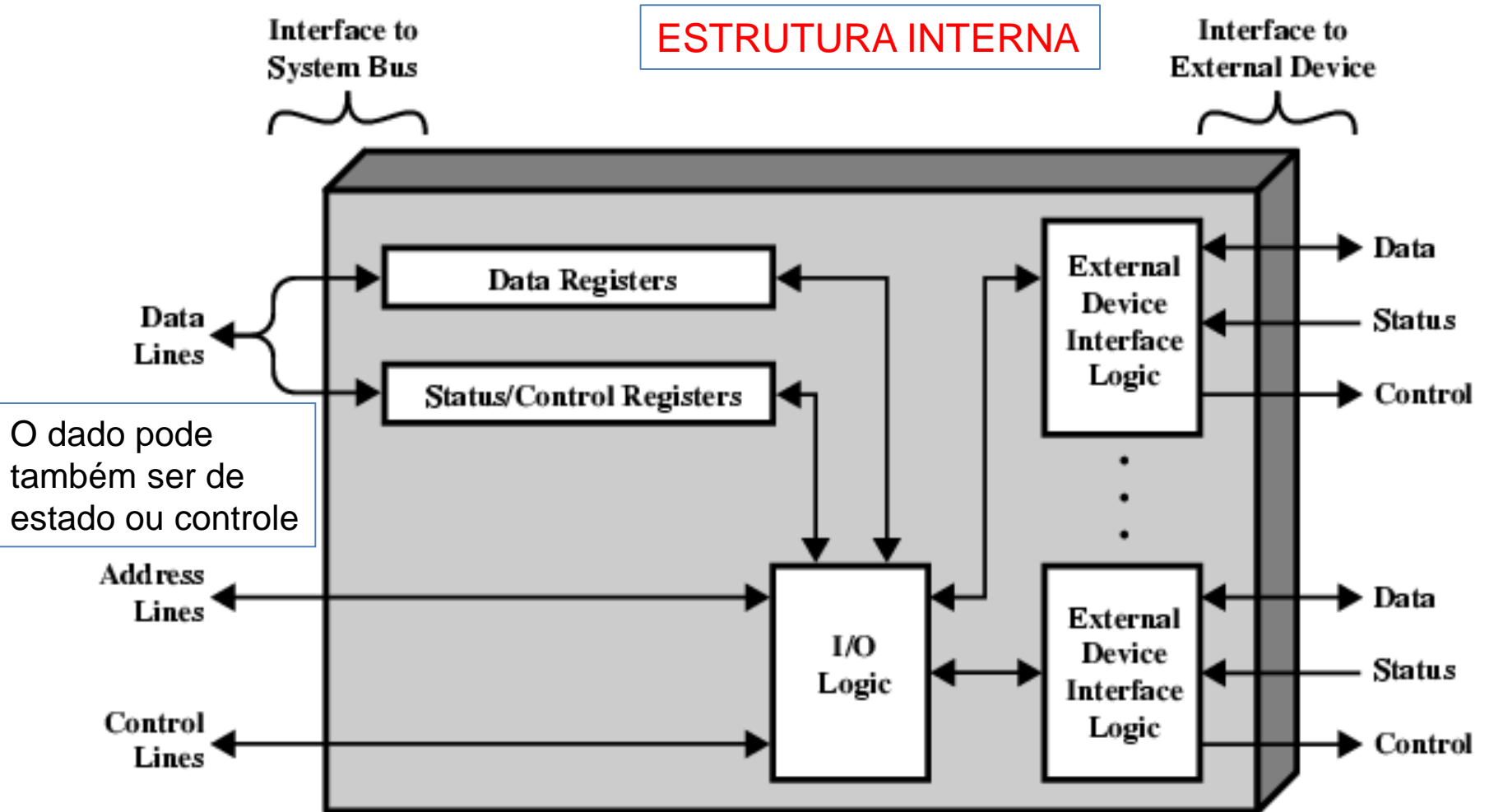
Comunicação com o Processador

- Decodificação de comandos
 - Conversão entre sinais transmitidos através do barramento de controle e comandos usados pelos dispositivos.
- Dados
 - São transferidos entre o processador e o módulo de E/S através do barramento de dados.
- Informação de estado
 - Lentidão dos periféricos faz com que seja importante conhecer o estado do módulo de E/S.
- Reconhecimento de endereço
 - O módulo de E/S deve reconhecer um endereço distinto para cada periférico controlado.

Buffering de dados

- A transferência de dados da memória principal para o módulo de E/S é feita rapidamente.
- Esses dados são temporariamente armazenados no módulo de E/S e então enviados para o dispositivo numa taxa adequada.
- No caminho oposto, os dados são armazenados temporariamente no módulo de E/S para não reter a memória numa transferência de dados com baixa velocidade.
- O módulo de E/S deve ser capaz de realizar operações tanto à velocidade da memória quanto à do dispositivo externo.

Diagrama do Módulo de E/S



Decisões do Módulo de E/S

- Pode dar suporte a um ou múltiplos dispositivos
- Cada dispositivo tem um único identificador ou endereço
- Pode esconder ou revelar propriedades do dispositivo para UCP (como formato, tempo, ...)
- Pode controlar funções do dispositivo ou deixar para UCP
 - Se o módulo esconde é conhecido como *processador de E/S* ou *canal de E/S*
 - Se o módulo revela tudo é conhecido como *controlador de E/S*

Quatro tipo de comandos que o módulo de E/S pode receber da UCP

- Controle
 - Utilizado para ativar um dispositivo
 - Ex: desloca cabeça de leitura e gravação
- Teste
 - Utilizado para verificar o estado do módulo e dos dispositivos
 - Ex: o dispositivo está ligado? Ocorreu algum erro?
- Leitura
 - Pede ao módulo para ler o dado do dispositivo e colocar no buffer
 - Pede ao módulo para ler do buffer e colocar no barramento
- Escrita

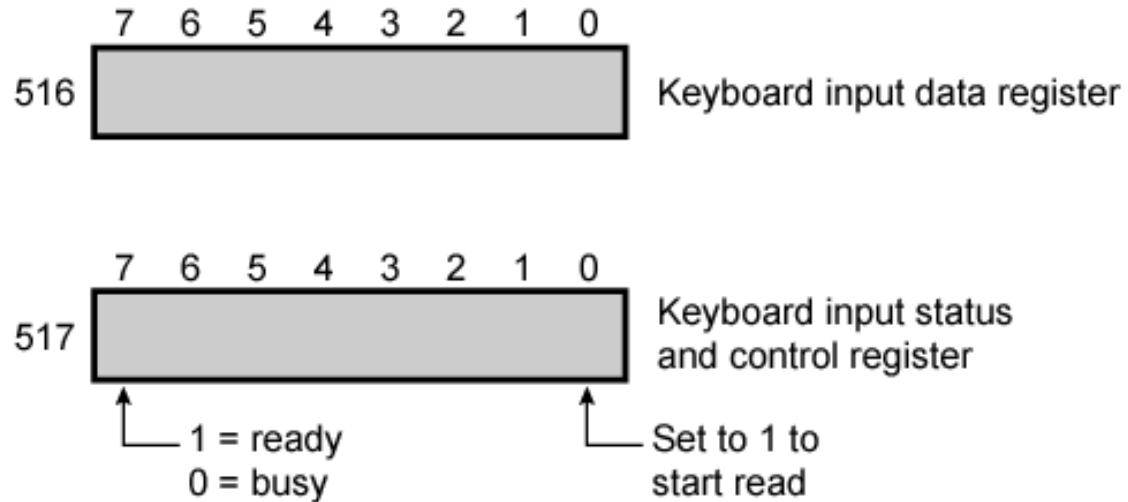
Mapeamento de instruções para comando de E/S

- Cada comando tem o identificador do dispositivo
- UCP, memória e E/S compartilham o mesmo barramento de endereço
- Duas possibilidades de endereçamento são possíveis:
 - E/S mapeada na memória
 - E/S isolada

E/S mapeada na memória

- Dispositivos de E/S e memória compartilham espaço de endereçamento
- UCP trata registradores de dados e estado (do módulo de E/S) como memórias
- UCP utiliza o mesmo conjunto de instruções para acessar tanto a memória quanto os dispositivos de E/S
 - Não existem comando especiais de E/S
- Ex: com 10 linhas de endereço, um total de 1.024 endereços para memória e E/S podem ser utilizados, em qualquer combinação

E/S mapeada na memória



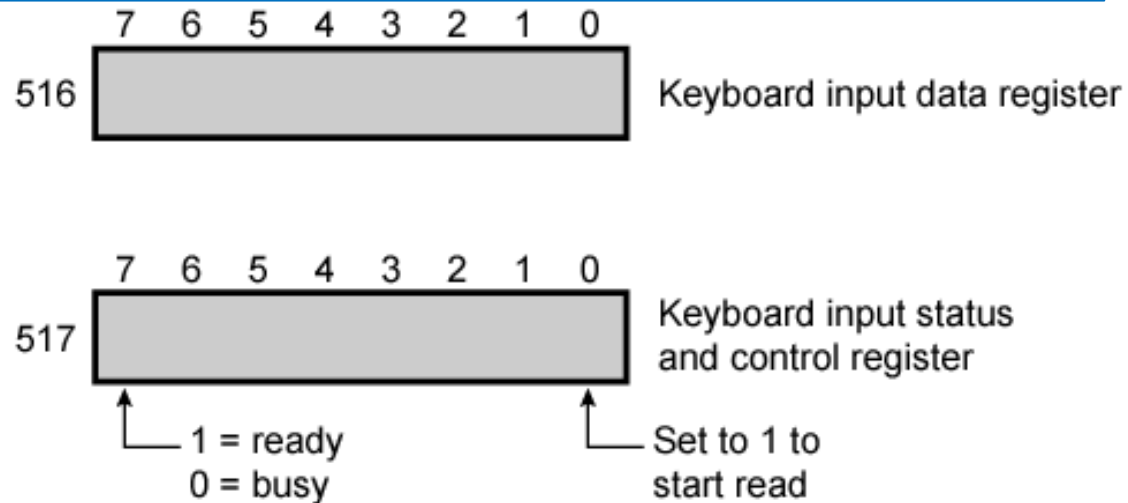
Endereço	Instrução	Comentário
200	add 0 1 1	Carrega registrador 1 com comando 1
201	sw 0 1 517	Envia comando para ler teclado
202	lw 0 2 517	Carrega estado do teclado em registrador 2
203	beq 2 0 -2	Fica em loop até teclado estar pronto
204	lw 0 3 516	Carrega dado do teclado em registrador 3

E/S isolada

- Dispositivos de E/S e memória utilizam espaço de endereçamento separados
- UCP utiliza conjunto de instruções especiais para acessar dispositivos de E/S
 - Conjunto limitado de instruções
- Ex: com 10 linhas de endereço, são 1.024 endereços para memória e outros 1.024 para E/S

E/S isolada

Acesso aos dispositivos de E/S é feito através de instruções especiais (comandos).



ENDEREÇO	INSTRUÇÃO	OPERANDO	COMENTÁRIO
200	Iniciar E/S	5	Iniciar leitura do teclado
201	Testar E/S	5	Testar se a operação foi completada
202	Desviar se não pronto	201	Repetir até que seja completada
203	Leitura	5	Carregar byte de dados

E/S mapeada na memória x E/S isolada

- Vantagem E/S mapeada na memória:
 - Tem um maior conjunto de instruções que podem ser utilizadas
- Desvantagem E/S mapeada na memória:
 - Endereços que poderiam ser utilizados para a memória são destinados aos dispositivos

Técnicas de Entrada e Saída

- Programada – Sem interrupções
- Por interrupção
- Acesso Direto à Memória (ADM)

E/S Programada

- Em um programa, a execução de uma instrução relacionada a E/S faz com que um comando seja enviado para o módulo de E/S.
- O módulo de E/S executa a operação requisitada e sinaliza o seu término carregando um valor no registrador de estado.
- Nenhuma ação é executada pelo módulo para alertar o processador sobre o término da operação.
- É responsabilidade do processador verificar periodicamente o estado do módulo, para ver se a operação foi completada.

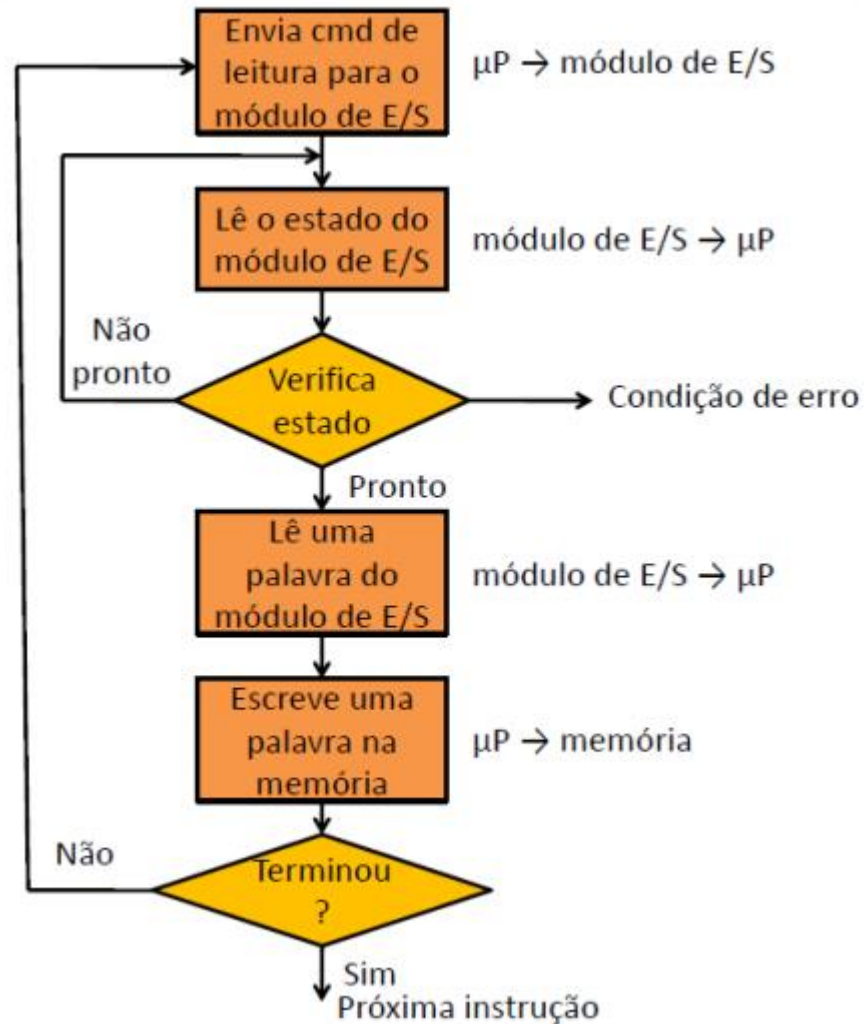
E/S Programada

- UCP controla direto o módulo de E/S
 - Verifica estado frequentemente
 - Informa comandos de escrita/leitura
 - Transfere dados
- UCP espera pela finalização da operação do módulo de E/S
- Gasta tempo de processamento da UCP

Operação Básica para Realização de E/S Programada

- UCP solicita operação de E/S
- Módulo de E/S realiza a operação
- Módulo de E/S seta bits de estado
- UCP verifica bits de status periodicamente
- Módulo de E/S não informa diretamente à UCP
- Módulo de E/S não interrompe a UCP
- UCP pode esperar ou voltar mais tarde

Operação Básica para Realização de E/S Programada



E/S Dirigida por Interrupção

- Libera espera de UCP
- UCP não precisa ficar verificando estado do dispositivo repetidamente
- Módulo de E/S interrompe a UCP quando estiver pronto, e a UCP executa a transferência de dados

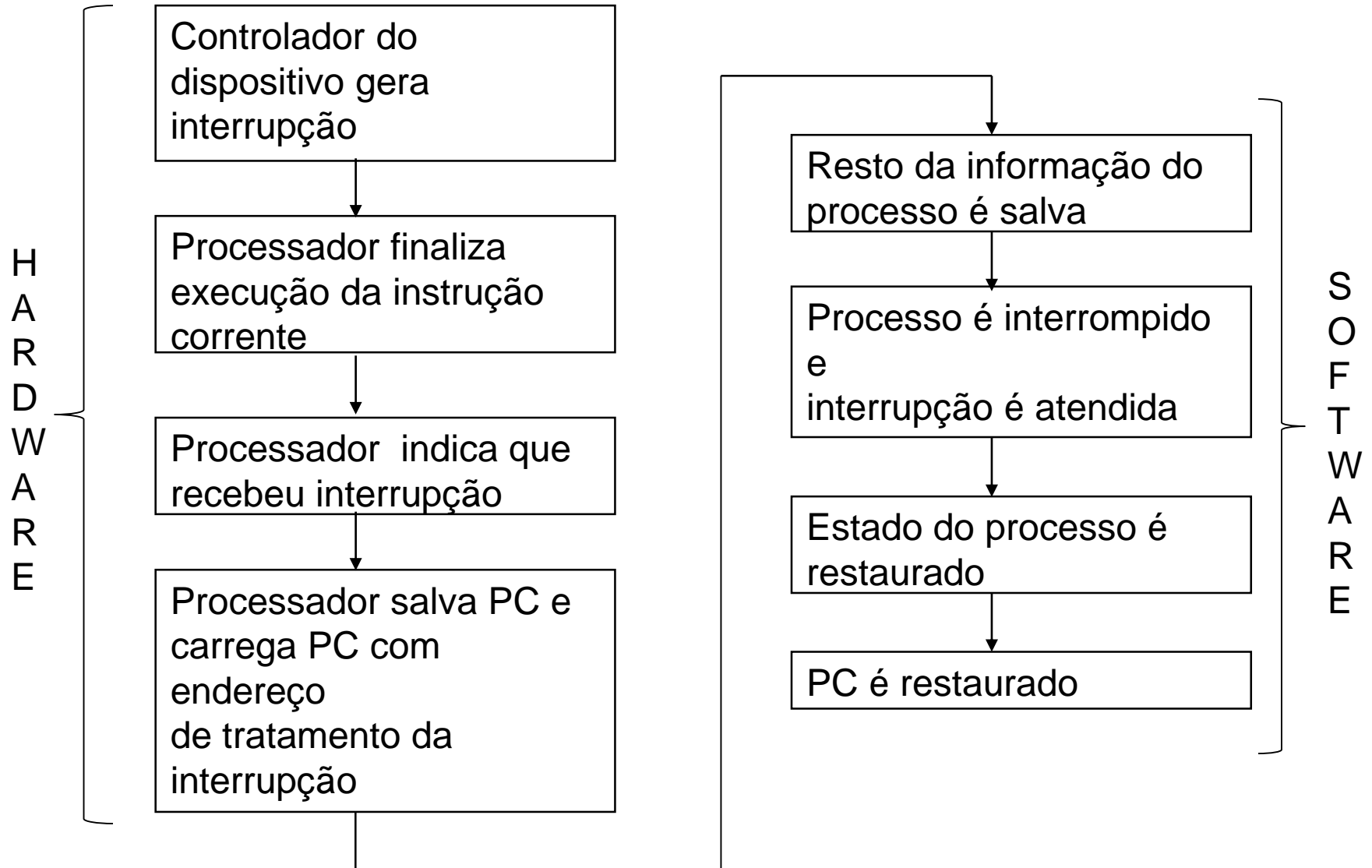
Operação Básica para Realização de E/S por Interrupção

- UCP envia comando de leitura
- Módulo de E/S obtém dado do periférico enquanto a UCP executa outro trabalho
- Módulo de E/S interrompe a UCP (UCP guarda o estado do que estava fazendo)
- UCP pede dados para o módulo de E/S
- Módulo de E/S transfere dados para UCP

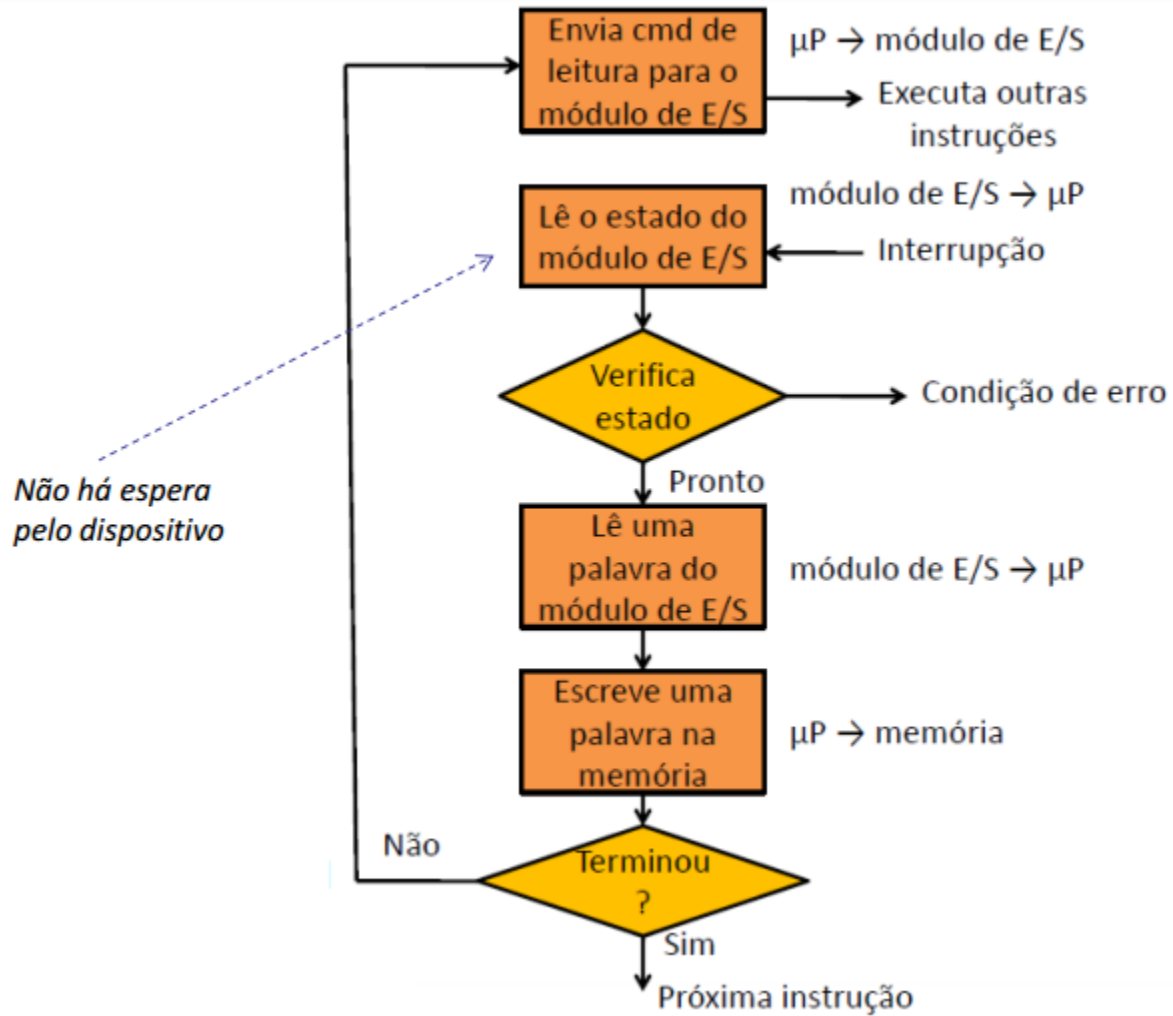
Operação Básica para Realização de E/S por Interrupção

- Processador envia um comando de E/S para o módulo e continua a executar outras instruções.
- O módulo de E/S interrompe o processador quando o mesmo estiver pronto para trocar dados.
- Processador efetua a transferência de dados e depois retorna ao seu processamento original.
- É mais eficiente que a E/S programada, pois elimina ciclos de espera desnecessários.

Processamento da Interrupção



Processamento da Interrupção



Atividades da UCP

- Envia comando de leitura
- Executa outra tarefa
- Verifica se existe interrupção ao final de cada instrução
- Caso exista interrupção:
 - Salva contexto (registradores)
 - Interrompe processo
 - Obtém dados do módulo de E/S e os armazena

Identificação do módulo que gerou a Interrupção

- Uma linha diferente para cada módulo
 - Limita número de dispositivos porque número de linhas no barramento é limitado
- Identificação por software
 - Uma única linha de interrupção
 - UCP interroga um módulo de cada vez para verificar se ele gerou a interrupção
 - Lento

Identificação do módulo que gerou a Interrupção

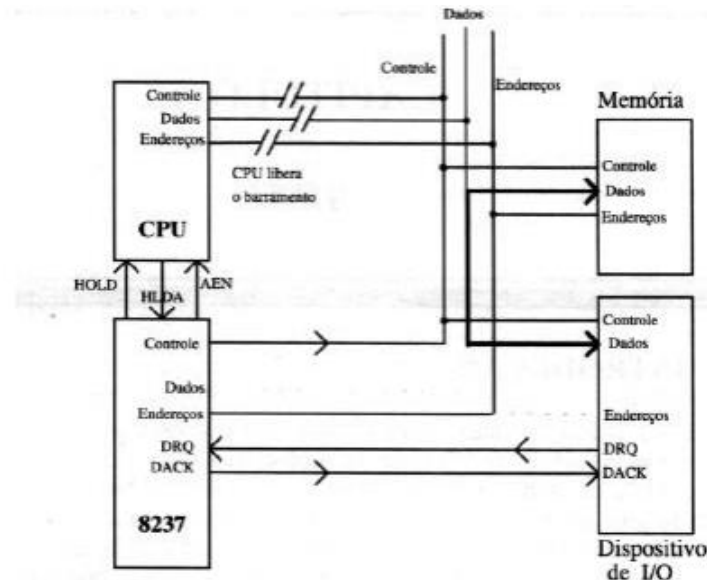
- Arbitragem do barramento
 - Módulo precisa obter o controle do barramento e depois enviar sinal de interrupção
 - UCP envia sinal de reconhecimento e módulo coloca o vetor de interrupção nas linhas de dados
- Múltiplas linhas de interrupção
 - Com mais de uma linha de interrupção, cada linha de interrupção possui uma prioridade
 - Linhas com prioridade maior podem interromper linhas com prioridade menor
 - Esquema de prioridades para arbitração de barramento

Acesso Direto à Memória

- E/S programada e por interrupção requerem intervenção ativa da UCP
 - Taxa de transferência é limitada pela capacidade de atendimento da UCP
 - UCP fica ocupada gerenciando a transferência de dados
- ADM (acesso direto a memória) pode ser uma técnica mais eficiente
 - Módulo adicional de hardware no barramento
 - Controlador de ADM “imita” a UCP para realizar operações de E/S

Controlador DMA

- O controlador de DMA pode ser encarado como um terceiro elemento que, quando solicitado, assume o controle do barramento e realiza transferência de dados entre a interface e a memória. Durante as operações de DMA, o dado é transferido diretamente entre a interface e a memória.



Operação do ADM

- Quando a UCP quer ler ou escrever dados envia para o ADM:
 - Informação se o dado será lido ou escrito
 - O endereço do dispositivo de E/S
 - Local na memória que será lido ou escrito
 - O número de palavras a serem lidas ou escritas
- Quando a transferência é feita, o ADM envia um sinal de interrupção para a UCP

Operação do DMA

- Antes que uma operação de DMA possa ocorrer, o controlador deve ser inicializado de acordo com os seguintes itens:
 - selecionar o tipo de função: leitura ou escrita na memória.
 - selecionar o tipo de transferência: rajada ou um único byte (ou word – 16 bits).
 - especificar a quantidade de bytes (ou words) a serem transferidos.
 - indicar a prioridade dos canais.
 - especificar o endereço inicial da memória.
 - habilitar os canais a serem usados.

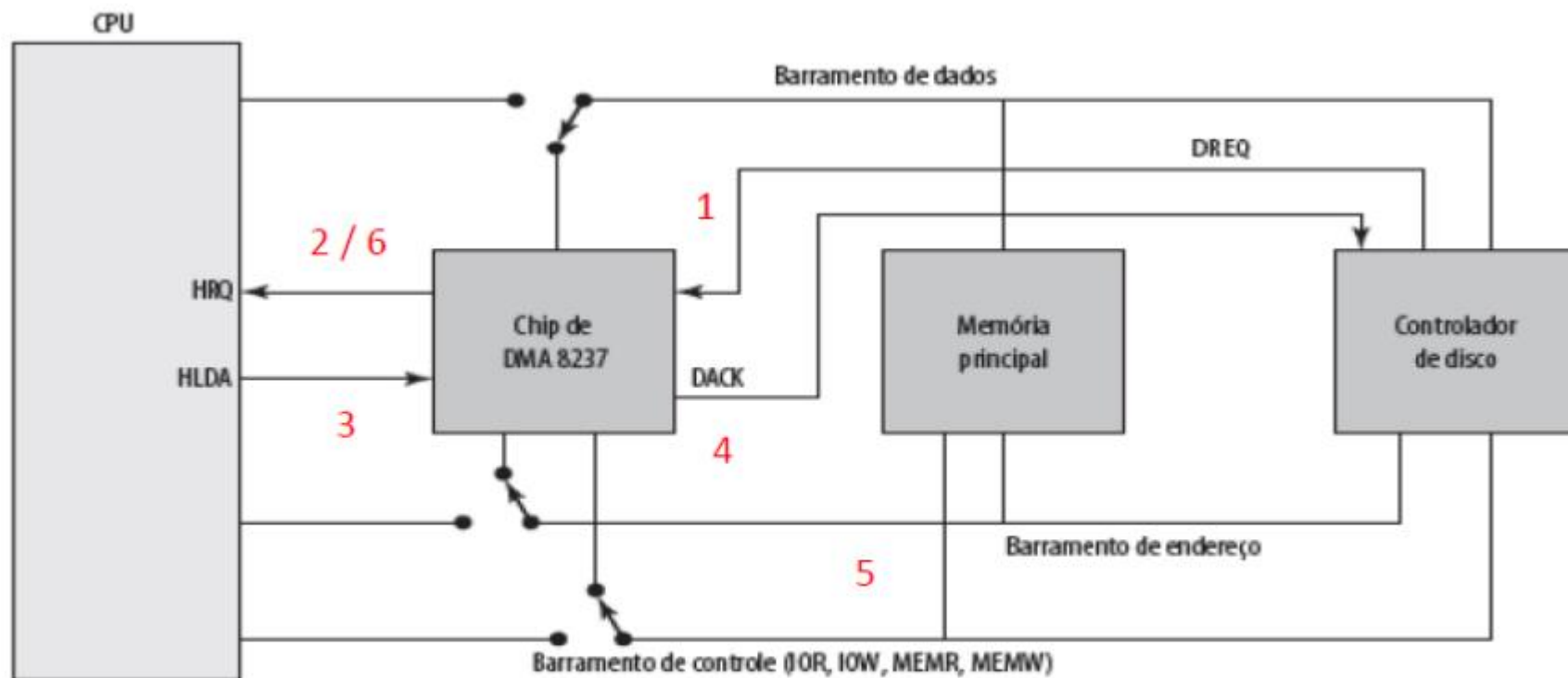
Operação do DMA

- A interface, que precisa realizar um ciclo de DMA, envia um sinal DRQ (DMA request) para o controlador.
- O controlador resolve a prioridade deste pedido e envia um HRQ (hold request) para o circuito gerador de estados de espera do PC.
- O circuito gerador de estados de espera monitora as linhas de estado da CPU, procurando um estado passivo, ou seja, procura um instante em que o barramento esteja inativo ou próximo do final de um ciclo.
- Quando um estado passivo é detectado, é enviado um sinal not ready para a CPU, fazendo com que a mesma entre em estado de espera e um sinal de HLDA (hold acknowledge) é enviado para o controlador, indicando que, no próximo pulso de clock, o barramento estará livre e que o ciclo de DMA poderá ocorrer.

Operação do DMA

- O controlador de DMA, ao receber o HLDA, envia um sinal DACK para a interface que solicitou o DMA. Esse sinal atua como o selecionador do chip (chip select), conectando a interface ao barramento de dados do PC.
- Agora, o controlador coloca no barramento o endereço da memória onde acontecerá a operação de DMA. Em seguida, envia os sinais de controle de forma a realizar o ciclo programado.
- Após receber o DACK, a interface retira o pedido de DMA que havia feito através da linha DRQ. Quando o controlador termina o ciclo, ele retira o pedido HRQ que enviou para o circuito gerador de estados de espera, que, por sua vez, remove o sinal HLDA, indicando que a CPU irá assumir o controle do barramento e o circuito gerador de estado de espera retira o sinal not ready e habilita os buffers da CPU.

Operação do DMA

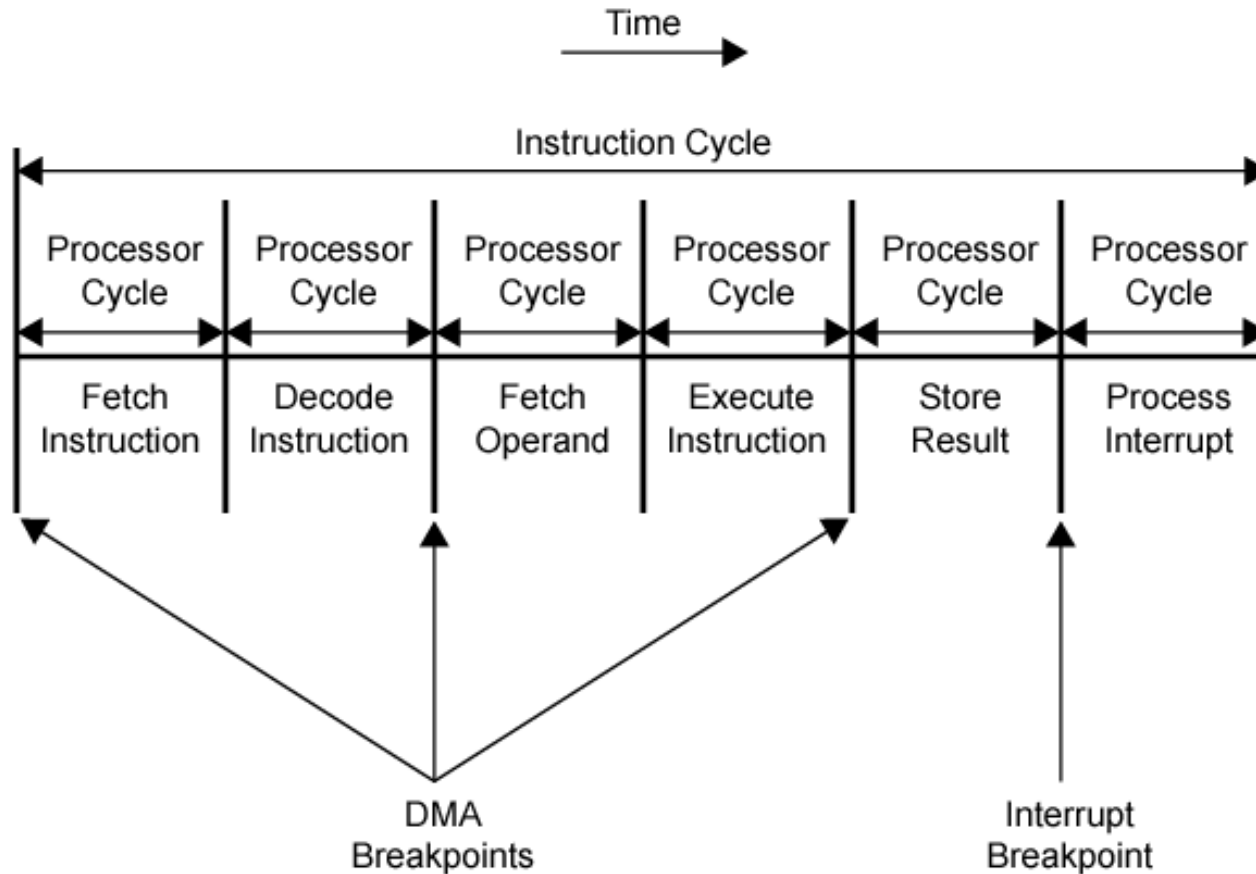


DACK = DMA *acknowledge* (reconhecimento de DMA)
DREQ = DMA *request* (requisição de DMA)
HLDA = HOLD *acknowledge* (reconhecimento de HOLD)
HRQ = HOLD *request* (requisição de HOLD)

Roubo de Ciclo pelo DMA

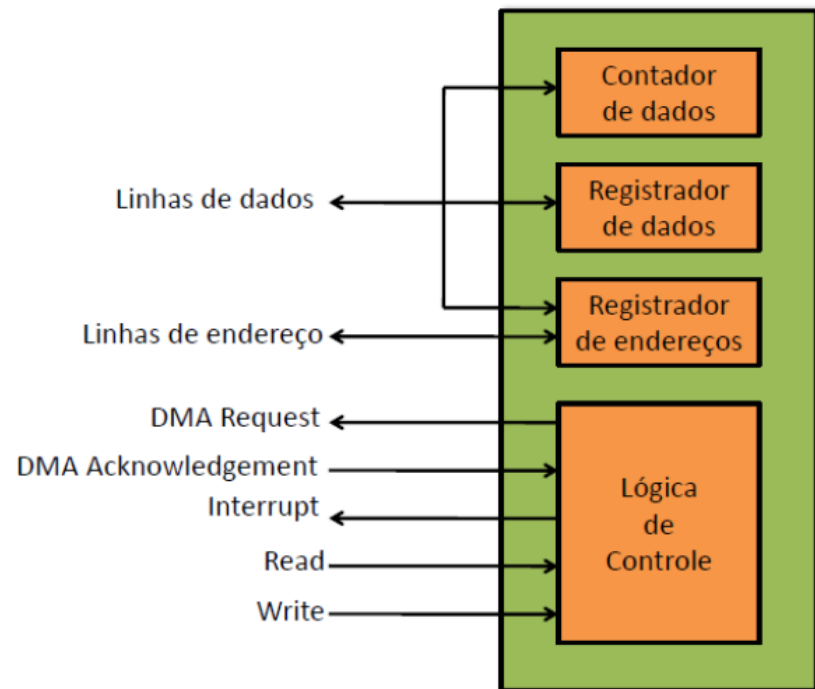
- Controlador de ADM toma conta do barramento por um ciclo
- Transfere uma palavra de dados de cada vez
- Diferente de interrupção
 - UCP não realiza troca de contexto
- UCP é suspensa imediatamente antes de acessar o barramento
 - Antes da busca da instrução e do operando, antes de armazenar dados na memória
- Diminui velocidade de processamento da UCP mas evita que a UCP tenha que realizar a transferência

Pontos de Suspensão da UCP para DMA e Interrupção



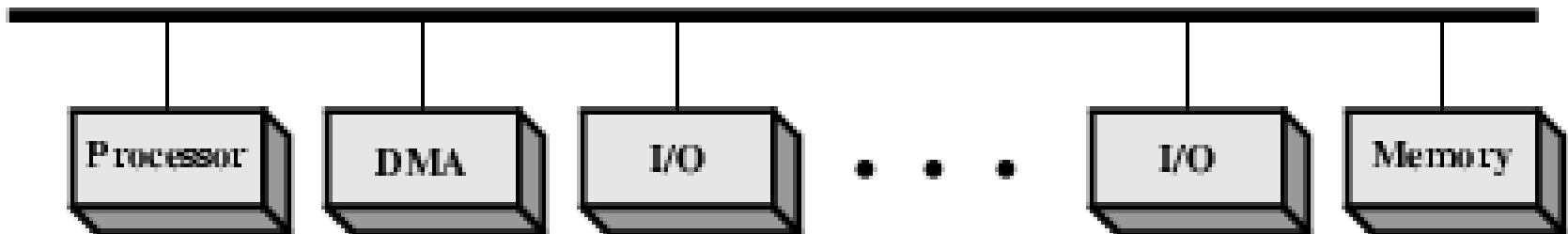
Estrutura Interna de um DMA

- Algumas possibilidades:
- Barramento único, DMA separado
- Barramento único, DMA-E/S integrados
- Barramento específico de E/S



Configurações do DMA

1. Barramento único e Controlador de ADM separado
 - Cada transferência utiliza duas vezes o barramento
 - Do dispositivo de E/S para ADM e do ADM para memória
 - UCP é suspensa 2 vezes

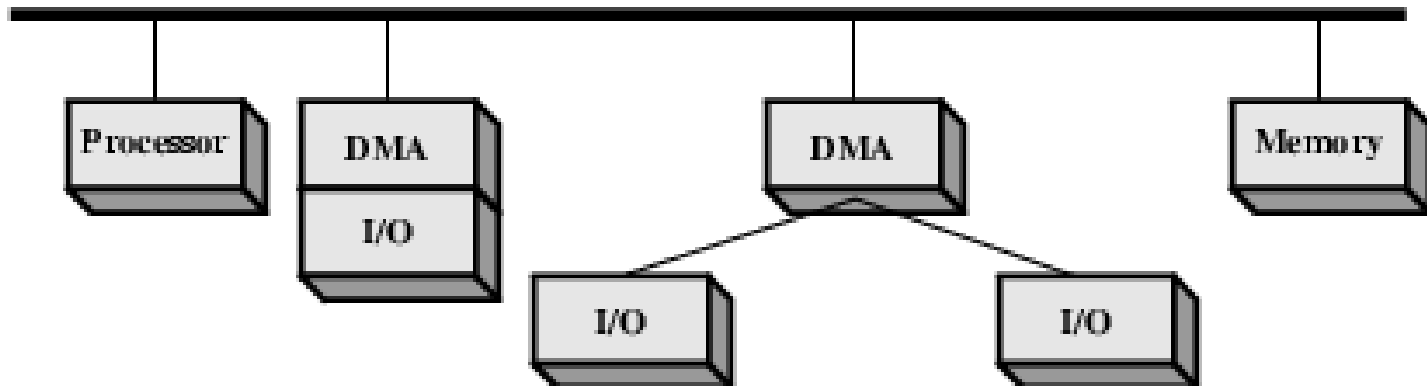


Ineficiente – a transferência de cada palavra consome vários ciclos de barramento

Configurações do DMA

2. Barramento único e Controlador de ADM integrado

- Controlador pode suportar mais de um dispositivo
- Cada transferência utiliza o barramento uma única vez
 - ADM para memória
- UCP é suspensa uma única vez



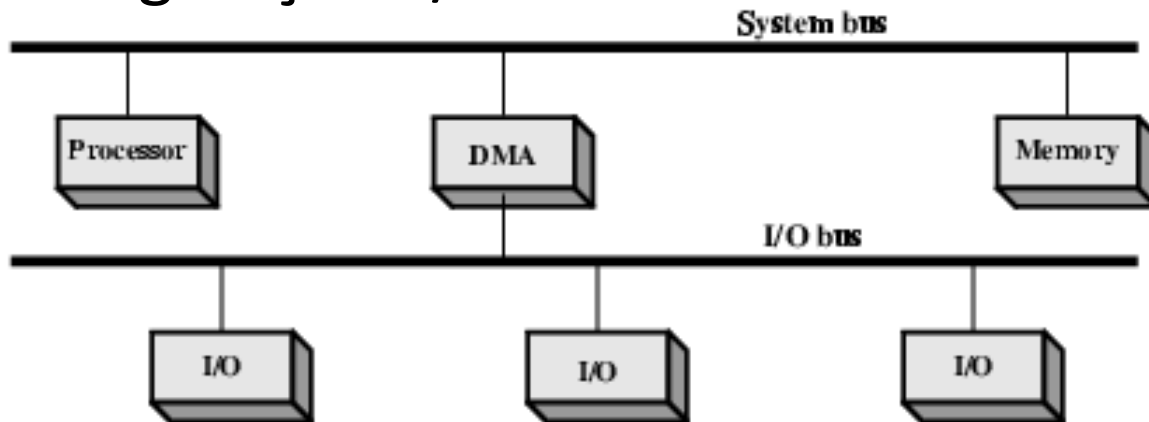
(b) Single-bus, Integrated DMA-I/O

Eficiente e demorada

Configurações do DMA

3. Barramento de E/S separado

- Barramento suporta todos dispositivos que podem realizar ADM
- Cada transferência utiliza o barramento uma vez
 - ADM para memória
- UCP é suspensa uma vez
- Vantagem: mais facilidade de expansão de configuração E/S



(c) I/O bus

Eficiente e demorada